

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

DERWENT-ACC-NO: 1998-368543
DERWENT-WEEK: 199832
COPYRIGHT 1999 DERWENT INFORMATION LTD

TITLE: LOC type semiconductor package manufacturing method
- involves coupling
electrode pad of semiconductor chip and inner leads of lead
frame, electrically

PATENT-ASSIGNEE: SAMSUNG ELECTRONICS CO LTD[SMSU]

PRIORITY-DATA: 1996JP-0296747 (November 8, 1996)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES	MAIN-IPC	
JP 10144703 A	May 29, 1998	N/A
011	H01L 021/52	

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP10144703A	N/A	1996JP-0296747
November 8, 1996		

INT-CL (IPC): H01L021/52; H01L023/50

ABSTRACTED-PUB-NO: JP10144703A

BASIC-ABSTRACT: The method involves arranging several semiconductor chips (126) on a wafer (120) which is positioned in a movable stage. The semiconductor chip comprises several electrode pads with the active area at the centre surface. A lead bonding area is formed at both sides of the electrode pad and a protective layer is formed at the upper surface of the wafer.

The semiconductor chip is isolated from the wafer and is connected with an external circuit through a lead frame. The electrode pad of the semiconductor chip is coupled electrically with the inner leads of lead frame and the

die-bonding stage is coupled with the active area of the chip.

ADVANTAGE - Avoids use of polyamide adhesive layer.
Enables adjustment of size
and thickness of adhesive layer. Improves reliability of
package element.

CHOSEN-DRAWING: Dwg.2/14

TITLE-TERMS:

TYPE SEMICONDUCTOR PACKAGE MANUFACTURE METHOD COUPLE
ELECTRODE PAD
SEMICONDUCTOR CHIP INNER LEAD LEAD FRAME ELECTRIC

ADDL-INDEXING-TERMS:

LEAD-ON-CHIP

DERWENT-CLASS: U11

EPI-CODES: U11-D01A1; U11-D03B1;

SECONDARY-ACC-NO:

Non-CPI Secondary Accession Numbers: N1998-288520

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-144703

(43) 公開日 平成10年(1998) 5月29日

(51) Int.Cl.⁶

識別記号

F I

H 0 1 L 21/52
23/50H 0 1 L 21/52
23/50E
Y

審査請求 有 請求項の数21 O L (全 11 頁)

(21) 出願番号 特願平8-296747

(22) 出願日 平成8年(1996)11月8日

(71) 出願人 390019839

三星電子株式会社

大韓民国京畿道水原市八達区梅灘洞416

(72) 発明者 宋 榮 宰

大韓民国京畿道城南市盆塘区守耐洞55パー
クタウンロッテアパートメント135-1303

(72) 発明者 徐 禎 佑

大韓民国京畿道水原市八達区牛溝洞530-
25大榮ヴィラ2 同202号

(72) 発明者 金 京 燮

大韓民国ソウル特別市冠岳区新林2 洞120
- 2

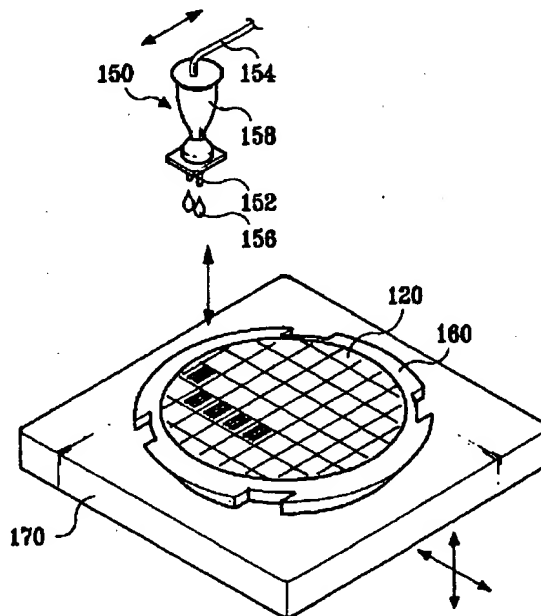
(74) 代理人 弁理士 三好 秀和 (外1名)

(54) 【発明の名称】 LOC型半導体チップパッケージ及びその製造方法

(57) 【要約】

【課題】 製造費用を低減することができ、パッケージ素子の信頼性を向上させることができるLOC型半導体チップパッケージを提供する。

【解決手段】 本発明によるLOC型半導体チップパッケージの製造方法においては、ウェーハ状態の半導体チップの活性面のリード接着領域にスクリーン印刷法又はディスペンシング法によって非導電性液状接着剤を塗布する。リード接着領域を溝形状を有するように形成することにより接着剤のオーバーフローを防止することができ、ディスペンシング法の場合には複数のチップに順次に又は同時に接着剤を塗布することができ、さらにダイボンディング装置にディスペンシングヘッドを組み込んで接着剤を塗布することができる。



【特許請求の範囲】

【請求項1】 複数の電極パッドが中央に配列された活性面を有する複数の半導体チップが設けられている上面を有するウェーハを準備する段階と、

前記ウェーハの上面に保護層を塗布する段階と、

前記中央に配列された電極パッドの両側に位置するリード接着領域に非導電性接着剤を塗布する段階と、

前記ウェーハを個別の半導体チップに分離する段階と、

前記分離された半導体チップを支持し、かつ、外部回路に前記分離されたチップを電気的に接続させるための複数のリードを有するリードフレームにおける内部リード部分を、前記非導電性接着剤を用いて、半導体チップの活性面のリード接着領域に取り付けるダイボンディング段階と、

前記リードフレームの内部リードと半導体チップの電極パッドとを電気的に連結する段階と、

前記半導体チップを保護するパッケージ胴体を形成する段階とを備えるLOC型半導体チップパッケージの製造方法。

【請求項2】 前記保護層を塗布する段階が、所定位置の保護層を除去して前記電極パッド及び前記リード接着領域を露出、開放させる段階を具備している、請求項1記載のLOC型半導体チップパッケージの製造方法。

【請求項3】 前記保護層を塗布する段階が、ウェーハの上面に液状ポリイミドをスピンコーティングする段階と、前記電極パッドのパターン及び前記リード接着領域のパターンを有するフォトリソマスクを用意する段階と、前記ポリイミドコーティング層上に感光膜を塗布する段階と、前記フォトリソマスクを用いて感光膜を露光、現像する段階と、電極パッド及びリード接着領域をエッチングして開放させる段階とを具備する、請求項1記載のLOC型半導体チップパッケージの製造方法。

【請求項4】 前記のリードフレームの内部リードと半導体チップの電極パッドとを電気的に連結する段階がワイヤボンディングによって行われる、請求項1記載のLOC型半導体チップパッケージの製造方法。

【請求項5】 前記非導電性接着剤が、ポリイミド、エポキシ、ポリイミドシロキサン、ポリエーテルアミドよりなる群から選ばれた接着剤である、請求項1記載のLOC型半導体チップパッケージの製造方法。

【請求項6】 前記非導電性接着剤を塗布する段階が、前記リード接着領域に対応する位置に開放部パターンを有する金属スクリーンを用意する段階と、前記スクリーンを前記ウェーハにアライメントし、ウェーハの上面にスクリーンを密着させる段階と、液状接着剤を前記金属スクリーンの開放部パターンを介して通過させ、リード接着領域に液状接着剤を塗布する段階と、

前記スクリーンをウェーハから分離する段階と、

前記リード接着領域に塗布された液状接着剤を硬化させ

る段階とを具備する、請求項1又は2に記載のLOC型半導体チップパッケージの製造方法。

【請求項7】 前記非導電性接着剤を塗布する段階は、前記ウェーハをx、y軸方向に移動可能なxyテーブルに装着する段階と、一定量の液状非導電性接着剤をディスペンシングするニードルを備えたディスペンシングヘッドを、ウェーハの上側にアライメントする段階と、半導体チップの活性面のリード接着領域に前記非導電性接着剤をディスペンシングする段階と、前記ディスペンシングされた接着剤を硬化させる段階とを具備する、請求項1記載のLOC型半導体チップパッケージの製造方法。

【請求項8】 前記リード接着領域が、フォトリソエッチング工程によって前記保護層が選択的に除去されて溝形状を有するようにした、請求項7記載のLOC型半導体チップパッケージの製造方法。

【請求項9】 前記液状非導電性接着剤のディスペンシングが前記複数の半導体チップに対して順次に行われる、請求項7記載のLOC型半導体チップパッケージの製造方法。

【請求項10】 前記液状非導電性接着剤のディスペンシングが前記ウェーハにおける同一のライン（同じ列又は同じ行）にある半導体チップに対して一時に行われる、請求項7記載のLOC型半導体チップパッケージの製造方法。

【請求項11】 前記ディスペンシングヘッドが複数のニードルを有して複数の半導体チップに対してディスペンシングが一時に行われる、請求項7記載のLOC型半導体チップパッケージの製造方法。

【請求項12】 前記非導電性接着剤が、ポリイミド、エポキシ、ポリイミドシロキサン、ポリエーテルアミドよりなる群から選ばれた接着剤である、請求項7記載のLOC型半導体チップパッケージの製造方法。

【請求項13】 前記非導電性接着剤を塗布する段階の前に、前記ウェーハの裏面に保護テープを装着する段階と、ウェーハ上において隣接する半導体チップとの間で定義されたスクライブ線に沿ってテープ装着ウェーハをスクライピングする段階とを備え、

前記非導電性接着剤を塗布する段階が、前記ウェーハをx、y軸方向に移動可能なxyテーブルに装着する段階と、一定量の液状非導電性接着剤をディスペンシングするニードルを備えたディスペンシングヘッドをウェーハの上側にアライメントする段階と、半導体チップの活性面のリード接着領域に前記非導電性接着剤をディスペンシングする段階と、前記ディスペンシングされた接着剤を硬化させる段階とを備える、請求項1記載のLOC型半導体チップパッケージの製造方法。

【請求項14】 前記のウェーハを個別の半導体チップに分離する段階が、前記非導電性接着剤がディスペンシングされており、前記xyテーブルに装着されているウ

ウェーハから、選択した特定の半導体チップを押し上げる
ことにより、前記ウェーハの裏面に取り付けられている
保護テープから選択した特定の半導体チップを取り外す
段階である、請求項13記載のLOC型半導体チップパ
ッケージの製造方法。

【請求項15】 前記の半導体チップの活性面のリード
接着領域に非導電性接着剤をディスペンシングする段階
が、ウェーハ上の半導体チップに表示されている不良チ
ップ識別表示を認識し、この表示を有しない半導体チ
ップのみに対してディスペンシングを選択的に行う段階を
具備する、請求項13記載のLOC型半導体チップパ
ッケージの製造方法。

【請求項16】 複数の電極パッドが中央に配列されて
いる活性面を有する半導体チップと、前記半導体チップ
の活性面に取り付けられるリードを有するリードフレー
ムと、前記リードフレームのリード及び前記半導体チ
ップの電極パッドを電気的に連結するための電気的連結手
段と、前記半導体チップとリード及び電気的連結手段を
保護するためのパッケージ胴体とを備え、
前記半導体チップの活性面は前記リードが取り付けられ
るべき位置にリード接着領域を有し、前記リード接着領
域には、ウェーハから個別の半導体チップを分離する前
にウェーハ状態で液状非導電性接着剤を塗布、硬化させ
て形成された接着剤が塗布されているLOC型半導体チ
ップパッケージ。

【請求項17】 前記活性面には不活性層及びポリイミ
ドコーティング層を備える保護層が塗布されており、か
つ、前記保護層は前記電極パッドを開放させるための領
域と前記リード接着領域を開放させるための領域とを有
し、なおかつ、前記リード接着領域は溝形状を有してい
る、請求項16記載のLOC型半導体チップパッケー
ジ。

【請求項18】 前記非導電性接着剤は、ポリイミド、
エポキシ、ポリイミドシロキサン、ポリエーテルアミド
よりなる群から選ばれた接着剤である、請求項16記載
のLOC型半導体チップパッケージ。

【請求項19】 前記非導電性接着剤が、
前記リード接着領域に対応する位置に開放部パターンを
有する金属スクリーンを準備する段階と、
前記スクリーンを前記ウェーハにアライメントし、ウェ
ーハの上面にスクリーンを密着させる段階と、
液状接着剤を前記金属スクリーンの開放部パターンを介
して通過させ、リード接着領域に液状接着剤を塗布する
段階と、
前記スクリーンをウェーハから分離する段階と、
前記リード接着領域に塗布された液状接着剤を硬化させ
る段階とを備える工程により形成された、請求項16記
載のLOC型半導体チップパッケージ。

【請求項20】 前記非導電性接着剤が、前記ウェーハ
をx、y軸方向に移動可能なxyテーブルに装着する段

階と、一定量の液状非導電性接着剤をディスペンシング
するニードルを備えたディスペンシングヘッドをウェー
ハの上側にアライメントする段階と、半導体チップの活
性面のリード接着領域に前記非導電性接着剤をディスペ
ンシングする段階と、前記ディスペンシングされた接着
剤を硬化させる段階とを備える工程により形成された、
請求項16記載のLOC型半導体チップパッケージ。

【請求項21】 前記xyテーブルに装着されるウェー
ハの裏面に保護用テープが接着されており、かつ、ウェ
ーハは、隣接する半導体チップとの間で定義されたスク
ライブ線に沿って個別の半導体チップにスクライビング
される、請求項20記載のLOC型半導体チップパッケー
ジ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、LOC (Lead-On-c
hip) 型半導体チップパッケージに関し、より具体的に
は、半導体チップとリードフレームのリードとを接着す
るための接着剤が、ウェーハ状態で半導体チップの活性
面のリード接着領域に塗布され形成されるLOC型半導
体チップパッケージ及びその製造方法に関する。

【0002】

【従来の技術】LOC型半導体チップパッケージは、半
導体チップをリードフレームパッド(ダイパッド)に取
り付ける代わりにリードフレームのリード部分に取り付
ける構造を有する。リードフレームリードは半導体チ
ップに電気的に接続されなければならないので、内部リ
ード部分は電極パッドが設けられているチップの活性面
に取り付けられる。そこでリードは図12に示すように半
導体チップの上側に配置される。すなわち、図12を参
照すると、内部リード12、外部リード14、バスバー
16を含むリードフレーム10は、半導体チップの上面
に接着剤30により接着される。リードフレーム10は
銅合金や鉄合金よりなる。接着剤30は、内部リード1
2及びバスバー16を、電極パッド22が設けられてい
る半導体チップの活性面24に接着させ、組立工程の間
半導体チップがリードフレームにより支持されるように
する役割をする。

【0003】内部リード12及び電極パッド22は、図
13に示すように、金又はアルミニウムのボンディング
ワイヤ40により電気的に連結される。バスバー16は
半導体チップ20に電力を安定的に供給するためのリ
ードである。保護用パッケージ胴体50を形成した後、胴
体から突出した外部リード14を適切な形態、例えばJ
字形状に折曲するとLOC型パッケージが得られる。

【0004】かかるLOC型パッケージ技術では半導体
チップのサイズとパッケージサイズの比を向上させるこ
とができるので、小型パッケージ素子の製造が可能にな
る。例えば、一般的な構造を有するパッケージ素子では
パッケージサイズとチップサイズの比が最大60%、C

OL (Chip-On-Lead)型パッケージでは最大70%であるが、LOC型パッケージの場合には最大90%までサイズ比を高めることができる。また、LOC型パッケージではリードフレームパッドを使用しないため、異種物質間の物理的性質の差異、例えばパッケージ胴体とリードフレーム間の熱膨張係数の差異等に起因する信頼性低下を防止することができるという利点を有するので、現在多くの半導体製造業者が利用している。

【0005】LOC型パッケージに使用される接着剤30としては、通常ポリイミドフィルム両面に接着剤、例えば熱硬化性エポキシ接着剤がコーティングされたポリイミド系両面接着テープを使用するが、その製造過程は次の通りである。まず、ポリイミドフィルムの一面に溶解状態の接着剤を一定の厚さで均一に塗布する。そして接着剤が半固体状態になるように硬化させる。次いで、同様にポリイミドフィルムの他面に溶解状態の接着剤を塗布し、硬化させる。接着剤が塗布されたポリイミドテープは一定の幅を有するように切断された後、半導体チップ及びリードフレームを取り付けるダイボンディング工程に移送される。

【0006】図14A乃至図14Cは、前記ポリイミドテープを用いてリードフレームに半導体チップを接着する過程を説明するための部分断面図である。内部リード12とバスバー16とを備えるリードフレーム10と接着剤30を、ヒータ60及びパンチングマシン70により約200乃至400℃の熱を加えながら圧着することにより、接着剤30をリードフレーム10に取り付ける。この際、パンチングマシン70は、リードフレームの形態に適合するように接着剤の不要な部分をパンチングして除去する。半導体チップ20をヒータブロック80上に載置し、半導体チップの活性面にテープを接着させる。

【0007】しかるに、かかる従来技術によるLOC型半導体チップパッケージ素子は次のような問題点を有する。

【0008】第一に、接着剤が両面に塗布されている3層構造のポリイミドテープは、製造工程が複雑であるので、製造費用の上昇を引き起こし、テープの厚さを最小化するに限界がある。

【0009】第二に、ポリイミドテープをリードフレームのリードに取り付ける工程は、パンチング法による機械的な加工方法を使用するため、パンチングマシンの作業限界が接着剤の最小サイズを決定する因子になり、パンチング過程において多く発生するテープのまくれ(burr)は、以後の組立工程で不良を引き起こすおそれがある。

【0010】第三に、ポリイミドテープは、異種物質であるリードフレーム、半導体チップ、プラスチックパッケージ胴体と接触しているので、高温、多湿の雰囲気下で行われる信頼性検査の間、異種物質間の熱膨張係数の

差異に起因する熱的ストレスによりパッケージの不良を引き起こすことがある。また、ポリイミドフィルム及び接着剤は吸湿性が高いため、パッケージを半田付けにより外部回路基板に実装するときパッケージクラックを引き起こすことができる。

【0011】従って、LOCパッケージ技術を適用するためには、製造費用の上昇を抑制する方策と、異種物質間の接触による信頼性低下を克服するため、テープのサイズ及び厚さを減少させる方策が必要になる。

【0012】

【発明が解決しようとする課題】従って、本発明の目的は、製造費用を低減することができるLOC型半導体チップパッケージ素子及びその製造方法を提供することにある。

【0013】本発明の他の目的は、LOC型半導体チップパッケージの信頼性を向上させることにある。

【0014】

【課題を解決するための手段】本発明によるLOC型半導体チップパッケージの製造方法は、リードフレームのリードと半導体チップとを取り付けるため、テープ形態の接着剤を使用するものではなく、ウェーハから半導体チップを個別的に分離する前に、ウェーハ状態で半導体チップの活性面のリード接着領域に液状の非導電性接着剤を塗布する。ウェーハ状態で液状接着剤を塗布する場合、接着剤がリード接着領域以外の半導体チップの活性面にオーバーフローすることを防止するため、リード接着領域は溝形状を有するように形成される。この溝形状のリード接着領域は、ウェーハ加工により半導体チップの製造が完了した後、活性面上に塗布する不活性層やポリイミドコーティング層などの保護層から電極パッドを開放させるために使用されるマスクをそのまま使用し、このマスクにリード接着領域のためのパターンを含ませることにより達成することができる。

【0015】ウェーハ状態で接着剤を塗布する方法は、リード接着領域に対応する所望のパターンを有するスクリーンをウェーハの上側に配置してアライメントし、ウェーハ及びスクリーンを密着させた後、スキージ(squeegee)により液状接着剤がリード接着領域パターンを介してウェーハ状態の半導体チップの活性面のリード接着領域に塗布されるようにするスクリーン印刷法を利用するか、又は、ウェーハ状態で半導体チップの活性面のリード接着領域を認識し、ディスペンサー(dispenser)を用いてこの領域に液状接着剤を塗布するディスペンシング(dispensing)法を利用することができる。

【0016】ディスペンシング法を利用する場合は、ウェーハ上の半導体チップに対して順次的に接着剤を塗布してもよいし、多数の半導体チップに対して一時にディスペンシングを適用してもよい。また、ウェーハ上の半導体チップの位置を認識するシステムと、ウェーハをxy軸方向に移動し得るxyテーブルとを備えるダイボン

ディング装置にディスベンシングヘッドを含ませると、ディスベンシング工程をより効率的に進行させることができる。

【0017】

【発明の実施の形態】以下、図面を参照しながら本発明をより詳細に説明する。

【0018】本発明によるLOC型半導体チップパッケージの製造方法は、基本的に図1に示す流れ図に従って進められる。ウェーハ製造段階(100)においては、
10 所望の容量及び機能を有する複数の半導体チップが一括工程(batch process)により同時に製造される。LOC型パッケージに使用される半導体チップでは、回路素子が設けられている活性面の中央部分に電極パッドが配置

されていて、リードフレームのリードはこのチップの活性面に取り付けられる。
【0019】回路素子の製造が終わると、ウェーハ上に保護層を被覆するが(段階102)、保護層は、半導体製造工程で一般的に使用される不活性層であってもよいし、この不活性層上にコーティングされたポリイミド層であってもよい。ポリイミドコーティング層は、ウェーハの厚さを薄くするためにウェーハの裏面を研磨する裏面研磨工程時において半導体チップの活性面を保護し、
20 パッケージ胴体を形成する成形工程時において不活性層を保護する役割をする。また、ポリイミドコーティング層は、パッケージ胴体に含まれている放射能物質から放射される α 粒子によるSER(soft error ratio)を減らす機能を有するため、現在半導体製造工程で幅広く使用されている。ポリイミド層は、主にスピニング法によりコーティングされる。

【0020】保護層は、ウェーハの活性面全体に塗布されるが、この際、半導体チップの電極パッドは開放しなければならない。なぜならば、この電極パッドは、半導体チップを外部に電氣的に連結させる通路として作用し、ワイヤボンディング工程の間、ワイヤによりリードフレームに連結されなければならないからである。電極パッドの開放段階(103)は、一般的なエッチング工程を利用して行われる。一方、電極パッドを開放する時には、詳細は後述するが、半導体チップの活性面に接着剤が塗布される領域、すなわちリード接着領域も一緒に開放して、リード接着領域が溝形状を有するようにすることが好ましい。

【0021】保護層が塗布されたウェーハ表面のリード接着領域に接着剤を塗布し(段階104)、半導体チップをウェーハから個別的に分離する(105)。個別素子で分離された半導体チップをリードフレームリードに取り付ける(106)。ウェーハから分離された半導体チップを「ダイ」と言い、このダイをリードフレームに取り付けることをダイボンディングという。ダイボンディング段階106では、別途の接着テープを使用することなく、段階104の間、半導体チップの表面に塗布さ

れた接着剤を使用する。

【0022】以後の工程は、一般的なパッケージ組立工程と同様に、リードフレームリード及び半導体チップの電極パッドとを電氣的に連結するワイヤボンディング工程(107)、保護パッケージ胴体を形成する封止段階(108)、保護パッケージ胴体及びリードをリードフレームストリップから切断し、パッケージ胴体から突出したリード部分を適切な形態で折曲する切断/折曲段階(109)の順に進行する。

【0023】図2乃至図4は、本発明による溝形状のリード接着領域を形成する過程を説明するための斜視図及び部分拡大図である。

【0024】リード接着領域は、図1の電極パッド開放段階(103)で形成される。電極パッド開放領域124及びリード接着領域122は、従来の一般的なフォトリソグラフィ(photolithography)技術に一般的に利用されるフォトマスク110を用いて形成することができる。フォトマスクには、例えば、ガラス板にクロム116が一定のパターンで形成されている。このマスクパターンには、リード接着領域パターン112と、電極パッド開放パターン114が含まれる。

【0025】保護層128が塗布されているウェーハ120の表面全体に感光膜を被覆し、その上側にパターン112、114が設けられているマスク110を整列させる。紫外光等の光をマスク110を介してウェーハの表面に照射すると、ウェーハ表面に塗布されていた感光膜は、マスクパターンにより部分的に光を受けて、その化学的性質が変化する。ウェーハを現像して感光膜における光を受けた部分を除去した後、露出され保護層部分をエッチングすると、図4に示したリード接着領域122及び電極パッド開放領域124が形成される。リード接着領域122は、溝形状を有するので、本発明によりこの領域122に接着剤を塗布する場合、接着剤の塗布が容易であり、接着剤のオーバーフローを防止することができる。しかし、保護層128にリード接着領域122を必ず形成しなければならないものではなく、保護層128上に直接接着剤を塗布してリードフレームリードと接着させることも可能である。

【0026】ウェーハ状態で半導体チップの活性面の特定領域、すなわちリード接着領域に接着剤を塗布する方法としては、色々の方法がある。そのうち、スピニング法は、ウェーハの表面に液状接着剤を適量落とした後、ウェーハを高速度で回転させ、遠心力により液状接着剤がウェーハの全面に行き渡るようにする技術である。これは、接着剤をウェーハ表面に塗布する時間が短いという長所を有するが、接着剤がリード接着領域のみに塗布されるものではなく、ウェーハ表面全体に塗布されるので、塗布された接着剤を硬化させた後、電極パッドを開放しなければならない。ところが、ダイボンディング工程の間、半導体チップとリード間の安定的な接着

を保障し、チップの活性面を保護するためには、約30 μm 以上の厚さを有する接着剤層を塗布しなければならない。従って、電極パッド開放のためのエッチング工程に多くの時間がかかることになる。また、厚い接着剤層が電極パッド全体を被覆するため、接着剤の無駄使いを引き起こし、他の物質、例えば、シリコンチップ又はパッケージ胴体との熱膨張係数の差異に起因する信頼性低下を引き起こすことになる。

【0027】図5は、本発明によるスクリーン印刷法を用いてウェーハ状態の半導体チップのリード接着領域に接着剤を塗布する過程を説明するための斜視図である。

【0028】金属箔よりなるスクリーン130は、ウェーハ120のチップ活性面に設けられているリード接着領域122に接着剤140を塗布するための開放部パターン132が形成されている。スクリーン130には、ウェーハ120との正確なアライメントのためのアライメントキー（図示せず）が設けられている。アライメントが終わるとスクリーン130とウェーハ120とを密着させる。したがって、ウェーハ上のリード接着領域122だけがパターン132により外部に露出されている。スクリーン上に液状接着剤140を供給しながら、スキージ134を矢印方向に移動すると、接着剤140がリード接着領域122に塗布される。接着剤塗布後、スクリーン130を除去し、接着剤を硬化させる。最終構造は図6A及び図6Bに示すとおりである。図6Aは、スクリーン印刷法により半導体チップ126に接着剤142が塗布されている構造を示す部分拡大図であり、図6Bは、図6Aの線6-6に沿って切断した断面図である。

【0029】接着剤は、非導電性物質よりなるべきであり、ポリイミド、エポキシ、ポリイミドシロキサン、ポリエーテルアミドのいずれか一つを使用することができる。接着剤は、粘性やチキソトロピーに優れたものが好ましい。エポキシ接着剤の場合、他の接着剤より硬化温度が多少高い。

【0030】スクリーン印刷法には、一度の作業により複数のリード接着領域に接着剤を塗布することができるという長所があるが、この工程に用いられる接着剤は、それだけ長い作業時間を耐えなければならない。接着剤は、空気を過度にトラップしたり、ストリンギング(stringing)を引き起こしたりしないよう、適切に設計されなければならない。スクリーン印刷法により接着剤を塗布すると、形成される接着剤の模様や厚さをスクリーンの設計変更により容易に制御することができるので、従来の接着剤の使用によるLOC型パッケージの不良をなくすることができる。一つのスクリーンにより複数のウェーハに対して連続的に作業を進めさせるとき、ウェーハと接触するスクリーン裏面に付いた接着剤を除去しなければならない。また、塗布した接着剤層は必然的に非平面状のウェーハ面を形成し、これがウェーハ裏面に対す

るテープ実装段階においてウェーハに損傷を引き起こすことがあるので、以後の組立段階においてウェーハは注意深く取り扱われなければならない。

【0031】図7は、ディスペンシング法によりウェーハ状態の半導体チップのリード接着領域に接着剤を塗布する工程を説明するための概略斜視図である。

【0032】ウェーハリング160により固定されているウェーハ120を、x、y軸方向に移動可能なxyテーブル170上に装着する。ディスペンシングヘッド150は、液状接着剤156を供給するチューブ154と、一定量の接着剤が入っているシリンジ158と、接着剤をディスペンシングする複数のニードル152とを備えている。

【0033】接着剤は、上述したように、非導電性物質であるポリイミド、エポキシ、ポリイミドシロキサン、ポリエーテルアミドのいずれか一つを使用する。チップ活性面のリード接着領域の位置は、光学システム（図示せず）を用いて認識し、この認識情報に基づいて例えばパルスモータ又はサーボモータ等の駆動手段を制御することにより、xyテーブル170を移動させて、ウェーハの上側にディスペンシングヘッドをアライメントさせる。正確なアライメントがなされると、ディスペンシングヘッドが下降し、ニードルを介して接着剤をチップ活性面のリード接着領域に塗布する。一つの半導体チップに対する接着剤塗布が終わると、ディスペンシングヘッドが上昇し、xyテーブル170を移動させて次の半導体チップをアライメントさせる。ニードルを介して接着剤をディスペンシングするとき、空気圧により接着剤の量を制御することができる。

【0034】一方、接着剤がディスペンシングされるチップ活性面に、図4を参照しながら説明した溝形状のリード接着領域124を形成した後、接着剤を塗布すると、接着剤のオーバーフローを防止することができる。

【0035】かかるディスペンシング法は、ディスペンシングヘッドがウェーハ表面と直接接することなく、接着剤の塗布が可能であるので、スクリーン印刷法に比べてウェーハの厚さやサイズなどに関係なく、ウェーハの安定的な取扱いが可能である。そして、ニードルの直径、ヘッドの動き速度を変化させ、空気圧を制御することにより、接着剤の塗布位置及び塗布される接着剤の幅、長さ、厚さを容易に制御することができるので、LOC型パッケージの構造や信頼性の面において最適構造の選択が可能である。

【0036】ディスペンシングによる接着剤の塗布は、上述したように、ウェーハ状態の1つの半導体チップに対して一度ずつ接着剤のディスペンシングを進めさせていくこともできるが、図8に示すように、同一のラインにある複数の半導体チップに対してロングライン(long line)形式で接着剤をディスペンシング(156a)することも可能であり、又は、図9に示すように、一つの

ディスペンシングヘッド180にマルチニードル152a、152b、152c、152dを装着して複数の半導体チップに対して接着剤を同時にディスペンシング(156b)することも可能である。また、複数の半導体チップに対してディスペンシングを同時に進行させると、接着剤の厚さを一定にすることができる。さらに、同一のラインにあるチップに対してロングライン形式で接着剤をディスペンシングして塗布しても、ウェーハ切断段階において高い回転速度で回転するダイヤモンドホイールによるスクライビングが行われるので、隣接する半導体チップは、何らの問題なく、容易に分離される。

【0037】今までは、ウェーハ状態の半導体チップのリード接着領域に接着剤をディスペンシングする時、別途のディスペンシングマシンを使用することについて説明した。このディスペンシングマシンは、ウェーハが装着されたテーブルをxy軸方向に移動させるための駆動手段と、半導体チップのリード接着領域の位置を認識するための光学システムなどを備えなければならない。一方、従来のダイボンディング装置は、ウェーハを移動させることができるxyテーブルと、ウェーハ上の特定半導体チップの位置を認識する光学システムとを備えている。したがって、従来のダイボンディング装置にディスペンシングヘッドを組み込むと、費用節減や工程時間の短縮を図ることができる。

【0038】図10は、ディスペンシングヘッド150を備えるダイボンディング装置の概略図である。

【0039】ウェーハリング160に固定されている半導体ウェーハ120は、ウェーハ製造段階(図1の100)、保護層形成段階(102)、電極パッド開放段階(103)を経てさらにウェーハ裏面研磨段階、保護テープ実装段階、ウェーハ切断(つまり、スクライビング)段階を経る。ウェーハ120は1つ1つの半導体チップにスクライプされるが、チップは裏面に取り付けられた保護テープ220により支持される。ウェーハ120を拡張テーブル190に載置し、拡張リング192を用いてテープ220を外側に引っ張ると、スクライビングされた半導体チップは、ある程度距離を置いて離れる。拡張テーブル190は、xyテーブル200に結合されているので、x、y軸方向に移動が可能である。光学システム240は、例えば、CCD(charge coupled device)カメラ242とモニター244とを備える。カメラ242は、xyテーブル200に装着されているウェーハ120上の特定半導体チップの位置を認識し、この位置情報をモニター244に出力する。光学システム240の位置情報は、xyテーブル200を駆動させる駆動モータ(図示せず)を制御するに使用されると同時に、ピックアップツール230及びディスペンシングヘッド150をウェーハ上にアライメントさせるのに用いられる。

【0040】ディスペンシングヘッド150をウェーハ

上にアライメントさせた後、ヘッド150のチューブ154を介してシリンジ158に入っていた非導電性液状接着剤は、空気チューブ155から供給される空気圧によってニードル152からチップ活性面のリード接着領域に塗布される。この際、ディスペンシングは、1つの半導体チップごとに順次的に進行させてもよいし、又は複数の半導体チップに対して同時に進行させてもよい。一方、EDS(Electrical Die Sorting)検査の間、ウェーハ120上の不良チップの表面に、インキドットイングを施すことが一般的である。したがって、個別チップを認識した後、接着剤を塗布するディスペンシング法を使用すると、スピンコーティングやスクリーン印刷法とは異なり、不良チップに対しては接着剤を塗布しないので、接着剤のむだづかいを防止することができる。

【0041】接着剤の塗布及び硬化後、突出ピン(図示せず)を有するイジェクタ210が位置P1へ移動し、選択された個別チップを押し上げることで、個別チップをテープ220、つまりウェーハ120から完全に分離することができる。分離されたチップは、ピックアップツール230によりダイボンディング装置へ移動する。

【0042】図11は、個別半導体チップ290とリードフレームとをボンディングする過程を説明するためのダイボンディング装置の部分概略図である。

【0043】ストリップ形状のリードフレーム280は、移送レール270に沿って矢印A1方向に移動する。リードフレーム280は、内部リード282、外部リード284及びバスバー286を備えており、内部リード及びバスバー部分は、半導体チップ290の活性面に本発明により塗布されている接着剤156により半導体チップ290にボンディングされることになる。

【0044】ピックアップツール230が、矢印A2方向に沿って個別半導体チップ290を運搬して、ヒータブロック260のダイボンディング位置に載置する。ヒータブロック260は、矢印A4で示すように、上下移動が可能である。リードフレーム280が矢印A1に沿って移動してダイボンディング位置に到着すると、ダイボンディングヘッド250及びヒータブロック260によりリードフレームのリードと半導体チップを熱圧着することにより、リードフレームリードが半導体チップの活性面にボンディングされる。従来の一般的なパッケージでは、位置P2でリードフレームパッドに接着剤が塗布されるが、上述したように、本発明によるLOC型パッケージでは、チップ活性面のリード接着領域に既に接着剤156が塗布されている。

【0045】

【発明の効果】以上説明したように、本発明によるLOC型パッケージ素子は、リードフレームリード及び半導体チップを接着するための接着剤は、ウェーハ状態で半導体チップ活性面のリード接着領域に塗布されるので、

3層構造よりなるポリイミド接着テープを使用しなくてもよい。従って、製造費用を低減することができ、接着剤のサイズや厚さ等を容易に調節することができるので、パッケージ素子の信頼性を向上させることができる。

【図面の簡単な説明】

【図1】本発明によるLOC型半導体チップパッケージの製造工程の流れ図である。

【図2】保護層から電極パッドを開放すると同時に本発明による溝形状のリード接着領域を形成するために用いられるフォトマスクを示す斜視図である。

【図3】電極パッドパターン及びリード接着領域パターンを有するフォトマスクの部分拡大図である。

【図4】電極パッド開放領域及び本発明による溝形状のリード接着領域が形成されたチップ活性面を示す部分拡大図である。

【図5】本発明によるスクリーン印刷法を用いてウェーハ状態の半導体チップのリード接着領域に接着剤を塗布する過程を説明するための斜視図である。

【図6】図6Aは本発明によるスクリーン印刷法により接着剤が塗布されたウェーハ状態の半導体チップの構造を示す部分拡大斜視図であり、図6Bはその部分断面図である。

【図7】ディスペンシング法によりウェーハ状態の半導体チップのリード接着領域に接着剤を塗布する工程を説明する概略斜視図である。

【図8】ディスペンシング法によって接着剤を塗布する工程において特に、同一のラインにある複数の半導体チップのリード接着領域にロングライン形式で接着剤をディスペンシングする工程を示す概略斜視図である。

【図9】ディスペンシング法によって接着剤を塗布する工程において特に、複数のニードルを有するディスペンシングヘッドを用いて複数のチップに対して同時にディスペンシングを行う工程を示す概略斜視図である。

【図10】ディスペンシングヘッドを備えるダイボンディング装置の概略図である。

【図11】個別の半導体チップとリードフレームとをボンディングする工程を説明するダイボンディング装置の部分概略図である。

【図12】従来のLOC型半導体チップパッケージの構造を示す斜視図である。

【図13】従来のLOC型半導体チップパッケージの構造を示す正面断面図である。

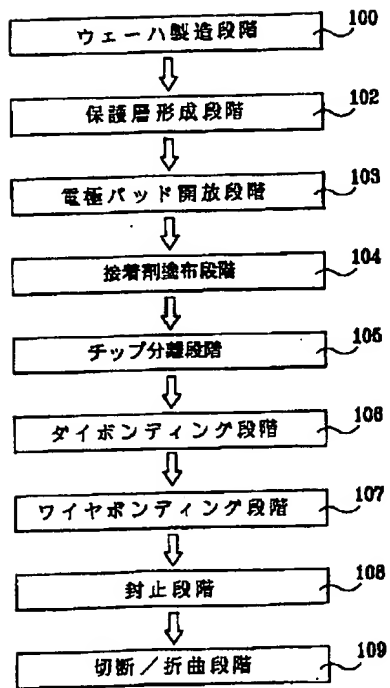
【図14】ポリイミドテープを用いて半導体チップの活性面にリードフレームを取り付ける従来の工程を示す部

分断面図である。

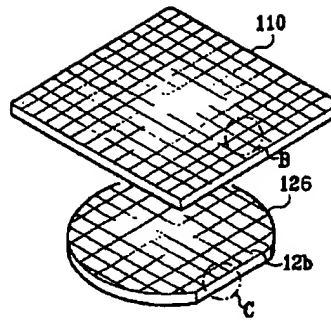
【符号の説明】

- 110 フォトマスク
- 112 リード接着領域パターン
- 114 電極パッド開放パターン
- 116 クロム
- 120 ウェーハ
- 122 リード接着領域
- 124 電極パッド開放領域
- 126 半導体チップ
- 128 保護層
- 130 スクリーン
- 132 開放部パターン
- 134 スキージ
- 140 接着剤
- 142 接着剤
- 150 ディスペンシングヘッド
- 152 ニードル
- 152a、152b、152c、152d マルチニードル
- 154 チューブ
- 155 空気チューブ
- 156 接着剤
- 158 シリンジ
- 160 ウェーハリング
- 170 xyテーブル
- 180 ディスペンシングヘッド
- 190 拡張テーブル
- 192 拡張リング
- 200 xyテーブル
- 210 イジェクタ
- 220 テープ
- 230 ピックアップツール
- 240 光学システム
- 242 CCDカメラ
- 244 モニター
- 250 ダイボンディングヘッド
- 260 ヒータブロック
- 270 移送レール
- 280 リードフレーム
- 282 内部リード
- 284 外部リード
- 286 バスバー
- 290 半導体チップ

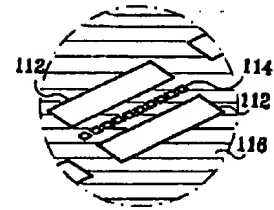
【図1】



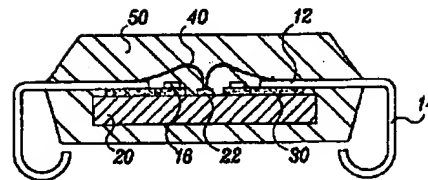
【図2】



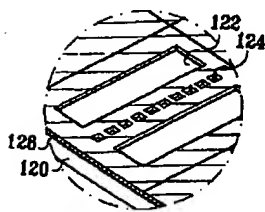
【図3】



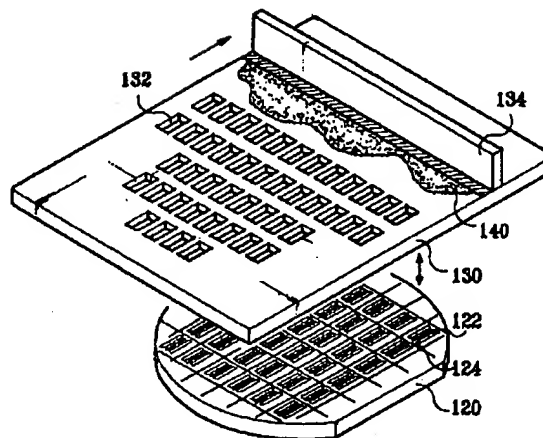
【図13】



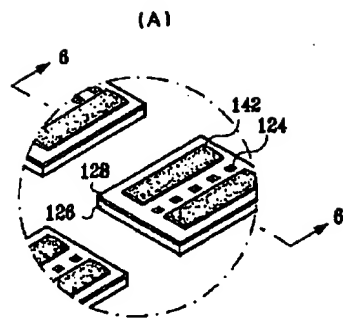
【図4】



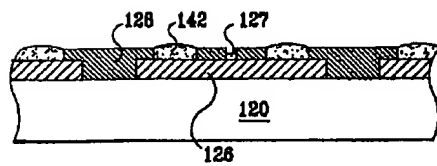
【図5】



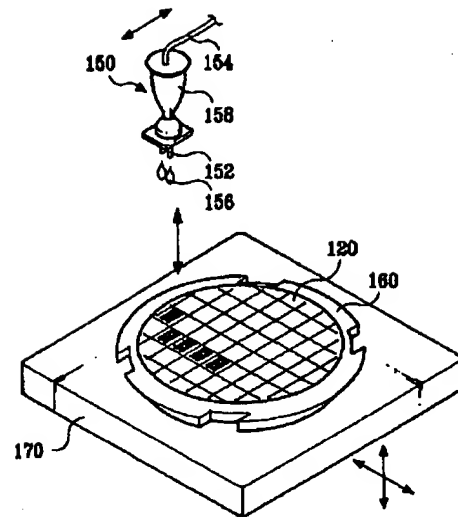
【図6】



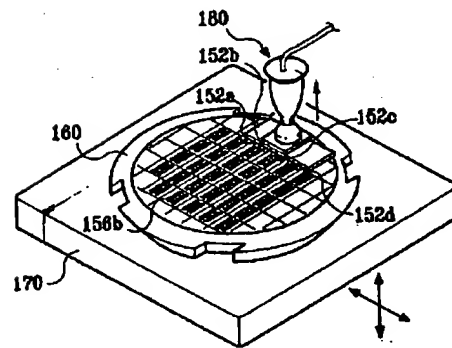
(B)



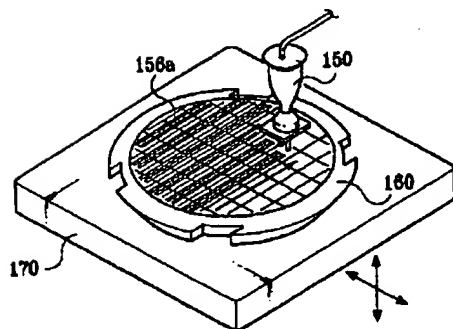
【図7】



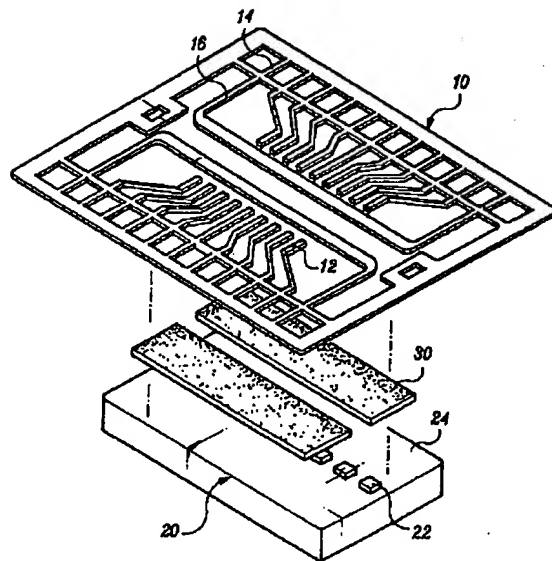
【図9】



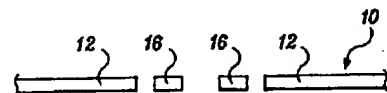
【図8】



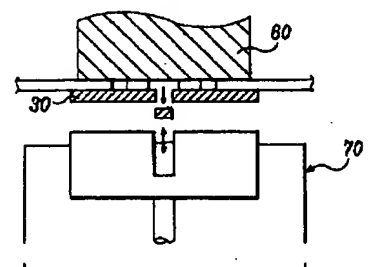
【图 12】



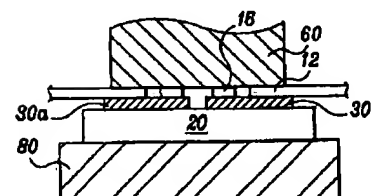
(A)



(B)



(C)



【☒ 1 1】

